

Patentansprüche

1. Halbleiter-Schaltungsanordnung (76),
mit einem Substrat (10), das in der angegebenen Reihenfolge
5 trägt:
eine dotierte Halbleiterschicht (14) eines ersten Leitfähig-
keitstyps,
eine elektrisch isolierende Schicht (16),
und eine elektrisch leitfähige oder eine elektrisch isolie-
10 rende ladungsspeichernde Schicht (18), die zum Speichern von
Ladungen geeignet ist,
und mit mindestens einem Graben (32), der die ladungsspei-
chernde Schicht (18) durchdringt und sich auch in die dotier-
te Halbleiterschicht (14) hinein erstreckt,
15 wobei der Graben (32) die dotierte Halbleiterschicht (14)
durchdringt.
2. Schaltungsanordnung (76) nach Anspruch 1, g e k e n n -
z e i c h n e t d u r c h mehrere nebeneinander angeordnete
20 Gräben, zwischen denen jeweils eine Vielzahl von Speicherzel-
len angeordnet sind, insbesondere EEPROM-Speicherzellen oder
Flash-EEPROM-Speicherzellen,
und/oder wobei die ladungsspeichernde Schicht (18) quer zu
der Richtung, in der die Gräben (40) verlaufen, in
25 ladungsspeichernde Bereiche unterteilt ist.
3. Schaltungsanordnung (76) nach Anspruch 1 oder 2, g e -
k e n n z e i c h n e t d u r c h eine zwischen der dotierten
Halbleiterschicht (14) und dem Substrat (10) angeordnete
30 dotierte Halbleiterschicht (12) mit zum ersten Leitungstyp
entgegengesetztem Leitungstyp,
wobei der Graben (32) auch die Halbleiterschicht (12) entge-
gengesetzten Leitungstyps durchdringt und sich bis in das
Substrat (10) erstreckt,
35 oder wobei der Graben (32) in der Halbleiterschicht (12)
entgegengesetzten Leitungstyps endet.

4. Schaltungsanordnung (76) nach einem der vorhergehenden Ansprüche, gekennzeichnet durch eine elektrisch leitfähige Schicht (72) und durch eine zwischen der elektrisch leitfähigen Schicht (72) und der ladungsspeichernden Schicht (18) angeordnete weitere elektrisch isolierende Schicht (70).

5. Schaltungsanordnung (76) nach einem der vorhergehenden Ansprüche, gekennzeichnet durch mindestens einen im Vergleich zu dem die elektrisch isolierende Schicht (16) durchdringenden Graben (32) flacheren und breiteren Graben (100), der in der Halbleiterschicht (14) des ersten Leitfähigkeitstyps angeordnet ist und der von dem die ladungsspeichernde Schicht (18) durchdringenden tiefen Graben (32) durchdrungen wird.

6. Schaltungsanordnung (76) nach Anspruch 5, dadurch gekennzeichnet, dass der flache Graben (100) die ladungsspeichernde Schicht (18) und/oder die elektrisch isolierende Schicht (16) nicht durchdringt, und/oder dass der flache Graben (100) mit einem elektrisch isolierenden Material gefüllt ist oder ein elektrisch isolierendes Material enthält, vorzugsweise polykristallines Silizium, und/oder dass der flache Graben (100) symmetrisch über den tiefen Graben (32) hinausragt (A).

7. Schaltungsanordnung (76) nach einem der vorhergehenden Ansprüche, gekennzeichnet durch mindestens einen weiteren flachen Graben, der von keinem Graben durchdrungen ist, und/oder wobei der vom tiefen Graben (32) durchdrungene flache Graben (100) in einem Speicherzellenfeld und der nicht von einem Graben durchdrungene flache Graben in einer Logikschaltungsanordnung angeordnet sind, und/oder wobei mindestens ein von einem tiefen Graben (32) durchdrungener flacher Graben (100) die gleiche Tiefe wie

mindestens ein nicht von einem tiefen Graben durchdrungener flacher Graben hat.

8. Schaltungsanordnung (76) nach Anspruch 4 und nach einem der Ansprüche 5 bis 7, dadurch gekennzeichnet, dass sich die elektrisch leitfähige Schicht (72) und/oder die weitere elektrisch isolierende Schicht (70) zumindest teilweise in den flachen Graben (100) hinein erstreckt.

10

9. Schaltungsanordnung (76) nach einem der vorhergehenden Ansprüche, gekennzeichnet durch eine weitere ladungsspeichernde Schicht (110), die an die vom Graben (32) durchdrungene ladungsspeichernde Schicht (18) angrenzt, und durch mindestens eine in der weiteren ladungsspeichernden Schicht (110) angeordnete Aussparung (120), deren Boden vorzugsweise vollständig innerhalb des Randes des tiefen Grabens (32) und/oder des flachen Grabens (100) liegt, wobei die weitere ladungsspeichernde Schicht (110) vorzugsweise nicht von dem Graben (32) durchdrungen wird.

10. Schaltungsanordnung (76) nach einem der vorhergehenden, dadurch gekennzeichnet, dass der Graben (32) mit einem elektrisch isolierenden Material gefüllt ist oder ein elektrisch isolierendes Material enthält, insbesondere ein Oxid, vorzugsweise Siliziumdioxid, und/oder dass der Graben (32) ein von der Grabenwand isoliertes elektrisch leitfähiges oder elektrisch halbleitendes Material enthält, insbesondere ein polykristallines Material, vorzugsweise polykristallines Silizium, das dotiert oder undotiert ist.

11. Verfahren zum Herstellen einer Halbleiter-Schaltungsanordnung (76), insbesondere einer Schaltungsanordnung (76) nach einem der vorhergehenden Ansprüche, mit den folgenden ohne Beschränkung durch die angegebene Reihenfolge ausgeführten Schritten:

- Erzeugen einer Dotierung eines ersten Leitfähigkeitstyps in einer Halbleiterschicht (14),
Aufbringen einer elektrisch isolierenden Schicht (16) vor oder nach dem Erzeugen der Dotierung,
- 5 Aufbringen einer elektrisch leitfähigen oder einer weiteren elektrisch isolierenden ladungsspeichernden Schicht (18), die zum Speichern von Ladung geeignet ist, nach dem Aufbringen der elektrisch isolierenden Schicht (16),
Einbringen eines Grabens (32), der die elektrisch isolierende
- 10 Schicht (16) und die ladungsspeichernde Schicht (18) durchdringt und der die Halbleiterschicht (14) in einer Dicke durchdringt, die größer als die Dicke der dotierten Halbleiterschicht (14) ist.
- 15 12. Verfahren nach Anspruch 11, gekennzeichnet durch die Schritte:
Aufbringen einer Maskenschicht (20), insbesondere einer Fotolackschicht oder einer Hartmaskenschicht, nach dem Aufbringen der ladungsspeichernden Schicht (18),
- 20 Einbringen des Grabens (32) mit Hilfe der Maskenschicht (20).
13. Verfahren nach Anspruch 12, gekennzeichnet durch die Schritte:
Entfernen der Maskenschicht (20) nach dem Einbringen des
- 25 Grabens (32),
Füllen des Grabens (32) mit einem Füllmaterial (42) nach dem Entfernen der Maskenschicht (20),
Rückätzen des Füllmaterials (42),
oder durch die Schritte:
- 30 Füllen des Grabens (32) mit einem Füllmaterial (42a) bei noch vorhandener Maskenschicht (20a), und
Rückätzen des Füllmaterials (42a) bei noch vorhandener Maskenschicht (20a).
- 35 14. Verfahren nach einem der Ansprüche 11 bis 13, gekennzeichnet durch die Schritte:

Erzeugen einer Randschicht (40) an den Rändern des Grabens (32), vorzugsweise durch thermische Oxidation, vor dem Füllen des Grabens (32) mit einem Füllmaterial (42).

5 15. Verfahren nach Anspruch 13 oder 14, dadurch gekennzeichnet, dass das Füllmaterial (42) so weit zurückgeätzt wird, dass sich ein beim Rückätzen freigelegter Bereich auch in einen Bereich erstreckt, in dem ursprünglich die Halbleiterschicht (14) angeordnet war,
10 und/oder Füllen des freigelegten Bereiches mit einem weiteren Füllmaterial (50), vorzugsweise mit einem Oxid.

16. Verfahren nach einem der Ansprüche 11 bis 15, gekennzeichnet durch die Schritte:
15 Einbringen mindestens eines im Vergleich zu dem Graben (32b) flacheren und breiteren Grabens (100) in die Halbleiterschicht (14b) vor dem Aufbringen der ladungsspeichernden Schicht (18b),
Füllen des flachen Grabens (100) vor dem Aufbringen der ladungsspeichernden Schicht (18b),
20 Planarisieren der Grabenfüllung des flachen Grabens (100) vor dem Aufbringen der ladungsspeichernden Schicht (18b).

17. Verfahren nach Anspruch 16, dadurch gekennzeichnet, dass mindestens ein flacher Graben (100) in einem Bereich angeordnet wird, der später von einem tiefen Graben (32b) durchdrungen wird,
25 wobei vorzugsweise mindestens ein flacher Graben nicht von einem tiefen Graben (32) durchdrungen wird.

30 18. Verfahren nach Anspruch 15 und Anspruch 16 oder 17, dadurch gekennzeichnet, dass das weitere Füllmaterial (50b) so weit zurückgeätzt wird, dass ein beim Rückätzen freigelegter Bereich (60b) sich auch in einen Bereich erstreckt, in dem ursprünglich die Halbleiterschicht (14b) angeordnet war,
35

und/oder Füllen des freigelegten Bereiches (60b) mit einer weiteren elektrisch isolierenden Schicht (70b) und/oder mit einer elektrisch leitfähigen Schicht (72b).

- 5 19. Verfahren nach einem der Ansprüche 11 bis 18, g e -
k e n n z e i c h n e t d u r c h die Schritte:
Aufbringen mindestens einer weiteren elektrisch leitfähigen
oder elektrisch isolierenden ladungsspeichernden Schicht
(110) angrenzend an die andere ladungsspeichernde Schicht
10 (18) nach dem Einbringen und Füllen des Grabens (32c),
Strukturieren der weiteren ladungsspeichernden Schicht, vor-
zugsweise vor dem Aufbringen weiterer Schichten.
- 15 20. Verfahren nach Anspruch 19, d a d u r c h g e k e n n -
z e i c h n e t , dass eine beim Strukturieren der weiteren
ladungsspeichernden Schicht (110) entstehende Aussparung
(120) bis in den Graben (32c) hinein erstreckt wird.

Zusammenfassung

Halbleiter-Schaltungsanordnung mit Grabenisolation und Her-
stellungsverfahren

5

Erläutert wird unter anderem eine Schaltungsanordnung, die
einen Graben enthält, der eine ladungsspeichernde Schicht
(18) und eine dotierte Halbleiterschicht (14) durchdringt.
Der Graben erfüllt gleichzeitig eine Vielzahl von Funktionen,
10 nämlich eine Isolierfunktion zwischen benachbarten Bauelemen-
ten, die Strukturierung der ladungsspeichernden Schicht sowie
die Unterteilung von Dotierschichten der Halbleiterschicht
(14).

15 (Figur 1F)

Bezugszeichenliste

	10 bis 10c	Halbleitersubstrat
	12 bis 12c	n-dotierte Halbleiterschicht
5	14 bis 14c	p-dotierte Halbleiterschicht
	16 bis 16c	Oxidschicht
	18 bis 18c	Floating-Gate-Schicht
	20, 20a	Hartmaskenschicht
	30	Aussparung
10	32 bis 32c	Graben
	40 bis 40c	Oxidschicht
	42 bis 42c	Siliziumschicht
	50, 50c	Oxidschicht
	60, 60b	Aussparung
15	70, 70b	Dielektrikumsschicht
	72	Control-Gate-Schicht
	74	Pfeil
	76	Speicherschaltkreis
	100	flacher Graben
20	102	gestrichelte Linie
	104, 106	Tunneloxid an einer Grabenwand
	110	Floating-Gate-Schicht
	112, 114	Tunneloxid an einer Grabenwand
	120	Aussparung
25	122	gestrichelte Linie